

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 09-134283

(43)Date of publication of application : 20.05.1997

(51)Int.Cl.

G06F 9/06

G10L 3/00

H03H 17/02

(21)Application number : 07-291342

(71)Applicant : OLYMPUS OPTICAL CO LTD

(22)Date of filing : 09.11.1995

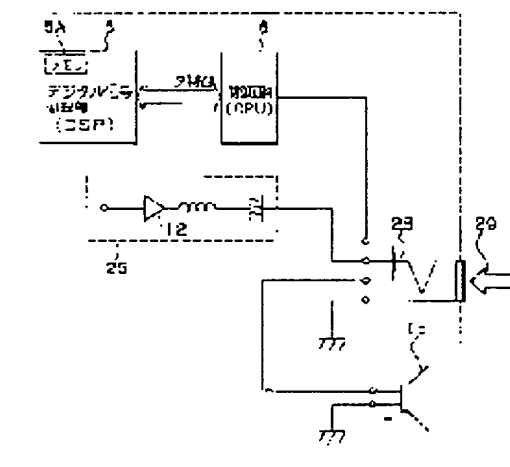
(72)Inventor : ONISHI TAKASHI
OGAMI YUJI

(54) VOICE INFORMATION PROCESSOR

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an inexpensive voice information processor by using an earphone jack as a program rewrite signal receiving part against a program write memory and therefore improving the using facility of users and also the production efficiency.

SOLUTION: When an output plug 29 of a program rewrite device is put into an earphone jack 38, the connection of the jack 28 is cut to an amplification output part 25 and a speaker 13 and connected instead to a control circuit 6. In other words, the jack 28 usually functions as a voice output terminal to reproduce the voice output received from the part 25. However, the jack 28 functions as a program rewrite signal receiving part against a program write memory 5A when a prescribed program rewrite device is connected to the jack 28. As a result, the program can be rewritten with no exposure of the memory 5A.



LEGAL STATUS

[Date of request for examination]

14.11.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-134283

(43) 公開日 平成9年(1997)5月20日

(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 9/06	5 4 0		G 0 6 F 9/06	5 4 0 M
G 1 0 L 3/00			G 1 0 L 3/00	Z
H 0 3 H 17/02	6 8 1	9274-5 J	H 0 3 H 17/02	6 8 1 H

審査請求 未請求 請求項の数 3 O L (全 13 頁)

(21) 出願番号 特願平7-291342

(22) 出願日 平成7年(1995)11月9日

(71) 出願人 000000376

オリンパス光学工業株式会社
東京都渋谷区幡ヶ谷2丁目43番2号

(72) 発明者 大西 孝史

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

(72) 発明者 大上 裕二

東京都渋谷区幡ヶ谷2丁目43番2号 オリ
ンパス光学工業株式会社内

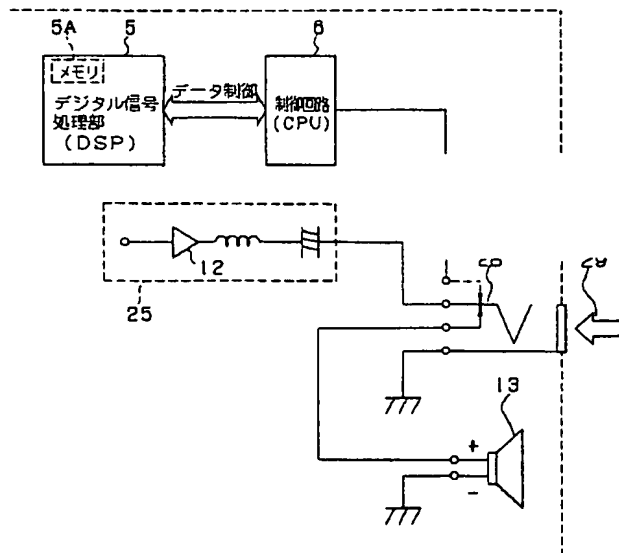
(74) 代理人 弁理士 伊藤 進

(54) 【発明の名称】 音声情報処理装置

(57) 【要約】

【課題】 利用者の利便性が高く、製造効率に優れた、低コストな音声情報処理装置を提供する。

【解決手段】 音声情報の記録および再生のうちの少なくとも一方の処理が可能であって、デジタルシグナルプロセッサ（デジタル信号処理部5）と、このデジタルシグナルプロセッサに内蔵または一体的に構成された書き換え可能なプログラム書き込みメモリ（プログラム書き込みメモリ5A）と、上記プログラムの書き換えを上記プログラム書き込みメモリを露出させることなく行うことを可能にするプログラム書き換え信号受信部（イヤホンジャック28）とを具備する。



【特許請求の範囲】

【請求項 1】 音声情報の記録および再生のうちの少なくとも一方の処理が可能であって、デジタルシグナルプロセッサと、このデジタルシグナルプロセッサに内蔵または一体的に構成された書き換え可能なプログラム書き込みメモリと、上記プログラムの書き換えを上記プログラム書き込みメモリを露出させることなく行うことを可能にするプログラム書き換え信号受信部と、を具備したことを特徴とする音声情報処理装置。

【請求項 2】 上記プログラム書き換え信号受信部は、当該装置に設けた接続端子であり、この接続端子がプログラムの書き換え以外の機能を兼ねることを特徴とする請求項 1 に記載の音声情報処理装置。

【請求項 3】 上記接続端子は、当該装置に着脱自在なメモリカード用接続端子であり、上記プログラムの書き換えが、該メモリカードに予め記録されたプログラムをデジタルシグナルプロセッサに内蔵された書き換え可能なプログラム書き込みメモリに転送することにより行われることを特徴とする請求項 2 に記載の音声情報処理装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、音声情報処理装置、詳しくは、音声情報の記録および再生のうちの少なくとも一方の処理が可能な音声情報処理装置に関する。

【0002】

【従来の技術】近年、マイクロホン等によって得られた音声信号をデジタル信号に変換して、例えば半導体メモリに記録しておき、再生時において、該半導体メモリからこの音声信号を読み出してアナログ信号に変換し、スピーカ等により音声として出力する、いわゆるデジタルレコーダと呼ばれているデジタル情報記録再生装置が開発されている。また、特開昭 63-259700 号公報には、上述したようなデジタル情報記録再生装置が開示されている。

【0003】一般に上述したデジタル情報記録再生装置等の音声情報処理装置においては、半導体メモリに記録されるデータ量を節約するために、デジタル化された音声信号に対して高能率な符号化を施すことによって発生するデータ量をできるだけ少なくしている。

【0004】このようなデジタル音声情報処理装置においては、高能率な符号化、さらに複合化をリアルタイムで処理するために必要となるデジタルシグナルプロセッサ(DSP)が用いられている。

【0005】また、製品を製造する場合には、デジタルシグナルプロセッサが処理を行う高能率な符号化、復号化処理等のプログラムは、デジタルシグナルプロセッサに内蔵された読み出し専用メモリとしてのROMに予め

書き込まれている。

【0006】

【発明が解決しようとする課題】しかしながら、上記音声情報処理装置では、その用途によって要求される音質、録音可能時間、機能等が異なるために、その用途別に異なる仕様に製品を製造する必要があり、製品を製造する最初の段階から異なる仕様の製品として区別する必要があった。そのために、予め仕様に応じた製品の個数等を決定してから製品を製造していた。

10 【0007】このように仕様別に製品を製造するシステムでは、綿密な市場調査が必要であり、また市場の動向如何では多大の余剰製品の発生や、品不足等が生じる虞がある。また、多種の製品が存在することで管理コストは膨大なものとなり、このことが製品コスト増大の要因となるという問題点もあった。

【0008】また、すでに販売して利用者の手に渡った製品に対しては、新製品の登場により音質、録音可能時間、機能等が変更されたとしてもデジタルシグナルプロセッサのプログラムの書き換えができないため、新たに新製品を買わなければならない、利用者の出費が大きくなるという問題点もあった。

20 【0009】本発明はかかる問題点に鑑みてなされたものであり、利用者の利便性が高く、製造効率に優れた、低コストな音声情報処理装置を提供することを目的とする。

【0010】

【課題を解決するための手段】上記の目的を達成するために本発明の第 1 の音声情報処理装置は、音声情報の記録および再生のうちの少なくとも一方の処理が可能であって、デジタルシグナルプロセッサと、このデジタルシグナルプロセッサに内蔵または一体的に構成された書き換え可能なプログラム書き込みメモリと、上記プログラムの書き換えを上記プログラム書き込みメモリを露出させることなく行うことを可能にするプログラム書き換え信号受信部とを具備する。

30 【0011】上記の目的を達成するために本発明の第 2 の音声情報処理装置は、上記第 1 の音声情報処理装置において、上記プログラム書き換え信号受信部は、当該装置に設けた接続端子であり、この接続端子がプログラムの書き換え以外の機能を兼ねることを特徴とする。

40 【0012】上記の目的を達成するために本発明の第 3 の音声情報処理装置は、上記第 2 の音声情報処理装置において、上記接続端子は、当該装置に着脱自在なメモリカード用接続端子であり、上記プログラムの書き換えが、該メモリカードに予め記録されたプログラムをデジタルシグナルプロセッサに内蔵された書き換え可能なプログラム書き込みメモリに転送することにより行われることを特徴とする。

50 【0013】上記第 1 の音声情報処理装置は、プログラム書き換え信号受信部で、デジタルシグナルプロセッサ

に内蔵または一体的に構成された書き換え可能なプログラム書き込みメモリを露出させることなくプログラムの書き換えを行う。

【0014】上記第2の音声情報処理装置は、上記第1の音声情報処理装置において、上記プログラム書き換え信号受信部は、当該装置に設けた接続端子であり、この接続端子がプログラムの書き換え以外の機能を兼ねる。

【0015】上記第3の音声情報処理装置は、上記第2の音声情報処理装置において、上記プログラムの書き換えは、メモリカードに予め記録されたプログラムをデジタルシグナルプロセッサに内蔵された書き換え可能なプログラム書き込みメモリに転送することにより行われる。

【0016】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。

【0017】図1は、本発明の第1の実施形態である音声情報処理装置の構成を示すブロック回路である。

【0018】図に示すように、本実施形態の音声情報処理装置は、音声を電気信号に変換するマイクロホン1を具備し、該マイクロホン1からの音声出力は接続されたマイクアンプ(AMP)2によって増幅されるようになっている。このマイクアンプ2の出力はローパスフィルタ(LPF)3を介してA/D変換器(A/D)4に入力されるようになっており、マイクアンプ2で増幅されたアナログの音声信号は、ローパスフィルタ3でアンチエイリアシングノイズの発生を防止するため不要な周波数帯域をカットされ該A/D変換器4に入力される。

【0019】上記A/D変換器4においてアナログ信号である音声信号はデジタル信号に変換された後、デジタル信号処理手段(デジタルシグナルプロセッサ)としてのデジタル信号処理部(DSP)5に入力されるようになっている。

【0020】上記デジタル信号処理部5には、該デジタル信号処理部5の動作を制御する制御回路6が接続されているとともに、符号化されたデータを一時的に記憶するデータバッファ手段としてのデータI/Oバッファ7が接続されている。上記制御回路6は後述する主制御回路8に接続され、制御されるようになっている。

【0021】さらに、上記デジタル信号処理部5は、その内部に電氣的に書き換え可能なプログラム書き込みメモリ5Aを内蔵している。このプログラム書き込みメモリ5Aへのプログラム書き込みは、後述するプログラム書き込み信号受信部から入力する所定の信号によりなされるようになっている。なお、このプログラム書き込み動作については後に詳述する。

【0022】また、上記デジタル信号処理部5には、当該音声情報処理装置全体に電源電圧を供給する電池(BAT)20より、主電源スイッチ16(SW1)、電源制御回路21、DSP電源スイッチ17(SW2)を介

して動作電圧が供給されるようになっている。また、該DSP電源スイッチ17のオン・オフ動作は電源制御回路21を介して主制御回路8によって制御されるようになっている。

【0023】上記電池20は、当該音声情報処理装置に内蔵される電源電池であり、装着することで主制御回路8に電源を供給するようになっている。該電池20のプラス側には主電源スイッチ16が接続されている。この主電源スイッチ16は、当該音声情報処理装置全体への電源供給を司るスイッチであり、そのオン、オフ動作は上記主制御回路8により検出されるようになっている。

【0024】また、上記電源制御回路21は、図示はしないが、主電源スイッチ16のオンに伴い上記電池20からの電源電圧を主制御回路8の制御のもと当該音声情報処理装置の各回路に供給するようになっている。

【0025】上記デジタル信号処理部5は、録音時には、制御回路6に制御されて上記A/D変換器4でデジタル信号に変換された音声信号を一定のフォーマットのデータに圧縮変換(符号化)するようになっており、符号化されたデータは、一時的に該データI/Oバッファ7に記録され、この後、主制御回路8に対して伝送されるようになっている。

【0026】一方、再生時には、該デジタル信号処理部5は、制御回路6に制御されて上記主制御回路8からのデータを伸長変換(復号化)する処理を行い、復号化されたデジタル信号は、D/A変換器(D/A)11に入力されるようになっている。

【0027】上記D/A変換器11でアナログ信号に変換された音声信号は、不要な周波数帯域をカットして量子化雑音を軽減する図示しないローパスフィルタを介して、該音声信号を増幅してスピーカを駆動するパワーアンプ(AMP)12に入力されるようになっている。また、該パワーアンプ12で増幅された音声信号は音声に変換して放音するスピーカ13より発音されるようになっている。

【0028】上記主制御回路8は、マイクロプロセッサ(CPU)で構成され、上記デジタル信号処理手段への電力供給を制御する制御手段としての役目を果たすと共に、当該音声情報処理装置の各部の動作を制御する制御手段としての役目を果たすようになっている。また、該主制御回路8は、後述する複数の操作ボタンおよびスイッチからなる操作入力部19の操作に応じて該主制御回路8に接続されたアドレス制御回路9および当該音声情報処理装置に着脱自在な記録媒体10の動作を制御するようになっている。

【0029】なお、該主制御回路8は、上述したように内蔵する上記電池20の装着と共に動作を開始し、上記主電源スイッチ16のオン、オフ動作を検知するようになっている。また、電源制御回路21を介して各回路への電源供給を制御するようになっている。

【0030】さらに、主制御回路8には上述したように上記データI/Oバッファ7が接続されており、該データI/Oバッファ7を介して上記デジタル信号処理部5からのデータを入力するようになっている。

【0031】また、上記主制御回路8には上述したように記録媒体10、アドレス制御回路9が接続されており、操作入力部19の操作に応じて、アドレス制御回路9に適当なアドレス信号を与え、上記データI/Oバッファ7から供給された音声データを記録媒体10に記録、あるいは該記録媒体10に記録されているデータを

読み出して上記データI/Oバッファ7を介してデジタル信号処理部5に供給するようになっている。

【0032】上記記録媒体10は半導体メモリで構成されており、その内部は一時記録媒体部と主記録媒体部とで構成されている。この一時記録媒体部は、例えばSRAMやEEPROMや高誘電体メモリやフラッシュメモリ等、主記録媒体部と比較して比較的高速で読み書きが行えるものが用いられる。一方、主記録媒体部は、例えばフラッシュメモリや光磁気ディスク、磁気ディスクや磁気テープ等が用いられる。本実施形態では、この内、一時記録媒体部にSRAMを用い、主記録媒体部にはフラッシュメモリを用いるものについて説明を行う。

【0033】なお、ここで音声情報の記録位置を示す情報であるアドレスは、着脱自在な半導体メモリで構成された記録媒体10に記憶させても良く、記録再生装置側に設けられているアドレス制御回路に付随する不図示の半導体メモリ（内部記憶部）に記憶させるようにしても良い。

【0034】上記主制御回路8には、さらに、当該音声情報処理装置の動作モードを指示する操作手段としての操作入力部19が接続されており、また、動作モードや記録時間などを表示する表示器15が駆動回路14を介して接続されている。

【0035】図11は、本実施形態の音声情報処理装置の外観を示した斜視図である。

【0036】図に示すように、上記操作入力部19は、各種操作ボタン、すなわち、録音ボタンREC52、再生ボタンPL（PLAY）53、停止ボタンST（STOP）54、早送りボタンFF55、早戻しボタンREW54、IマークボタンI、EマークボタンE51、音声起動（ボイスアクティブディテクタ）ボタンVADとで構成されている。

【0037】ここで、上述したIマークおよびEマークについて説明する。

【0038】上記記録媒体10には複数の文章が記録されることから、この種の音声情報処理装置では、文章録音者により録音時に、IマークボタンIを操作することにより、記録媒体10に記録された複数文章間の優先関係を示すインストラクション（I）マークというタイピストや秘書向けの指示用インデックスマークを記録する

ことができるようになっており、文章録音者は、このIマークを使って、音声によって具体的に優先関係を指示するということが可能になっている。

【0039】また、複数文書間の区切りを示すために、EマークボタンEの操作により、エンド（E）マークというインデックスマークを記録することができるようになっている。

【0040】次に、上記デジタル信号処理部5に内蔵するプログラム書き込みメモリ5Aへのプログラムの書き込みを行う信号受信部について説明する。

【0041】図2は、本第1の実施形態の音声情報処理装置における上記プログラム書き込みメモリ5A用のプログラム書き換え信号受信部およびその周辺部を示した要部ブロック図である。

【0042】上述したように、上記デジタル信号処理部5は、該デジタルシグナルプロセッサ内で処理するプログラムを格納するプログラム書き込みメモリ5Aを内蔵するが、本実施形態においては該プログラム書き込みメモリ5Aとしてフラッシュメモリを採用している。なお、このメモリはフラッシュメモリに限らず、電気的に書き換え可能なメモリ、たとえばSRAM、EEPROM、高誘電体メモリ等であってもよい。さらに、内蔵型でなくとも、該デジタル信号処理部5と一体的に動作するメモリであってもよい。

【0043】また、上記デジタル信号処理部5は、上述したように制御回路6が接続されており、該制御回路6にデータ制御されてプログラム書き込みメモリ5Aへ所定のDSP処理プログラムの書き込みが行われるようになっている。

【0044】上記制御回路6は、さらに、当該音声情報処理装置の外装部に露出するように設けられた、プログラム書き換え信号受信部としての接続端子28に接続可能となっている。この接続端子はプログラム書き換え信号受信部としての機能のほか、他の機能を兼ねており、本実施形態では該接続端子としてイヤホンジャックを採用している。

【0045】このイヤホンジャック28は、上記パワーアンプ12を含む増幅出力部25に接続された音声出力端子であり、該イヤホンジャック28に図示しないイヤホンプラグが挿入されると通常の音声出力端子として機能し、上記増幅出力部25からの音声出力を再生するようになっている（図13参照）。

【0046】なお、上記増幅出力部25には、上記イヤホンジャック28と並行に上記スピーカ13が接続されているが、該イヤホンジャック28に所定のプラグが挿入されると、その接続が絶たれるようになっている。

【0047】また、本第1の実施形態では、上記イヤホンジャック28にプログラム書き込みメモリ5Aへのプログラムデータを送信する、外部プログラム書き換え装置の出力プラグ29が挿入可能となっている。なお、当

該音声情報処理装置は、上記出力プラグ29と通常のイヤホンプラグとの差異を認識することが可能となっている。すなわち、イヤホンジャック28にプログラム書き換え装置の出力プラグ29が挿入されると、図示しないプラグ識別手段により制御回路6あるいは主制御回路8に所定の信号が送信され、該プログラム書き換え装置が接続されたことが認識されるようになっている。

【0048】そして、上記イヤホンジャック28に上記プログラム書き換え装置の出力プラグ29が挿入されると、該イヤホンジャック28は上記増幅出力部25および上記スピーカ13との接続が遮断され、代わって上記制御回路6に接続されるようになっている。

【0049】すなわち、上記イヤホンジャック28は、通常は音声出力端子としての役目を果たすが、該イヤホンジャック28に所定のプログラム書き換え装置が接続されると、プログラム書き込みメモリ5Aへのプログラム書き換え信号受信部としての機能を果たすことになる。

【0050】なお、上記識別手段は、出力プラグ29と通常のイヤホンプラグとでプラグ形状に差異を施すことで、挿入されたプラグの識別を行うようにしても良いし、また、プラグ形状は同一であっても、出力プラグ29を挿入した際に、プログラム書き換え装置より図示しない経路を介して制御回路6あるいは主制御回路8に所定の信号を送信し、電氣的に接続切換えを行うようにして識別を行うようにしても良い。

【0051】図12は、本実施形態の音声情報処理装置の外観を示す一側面図であり、図13は、当該音声情報処理装置の他側面図である。

【0052】本実施形態では、上記接続端子としてイヤホンジャックを採用したが（図13参照）、これに限らず、外部スピーカ用出力端子、マイクロホン用入力端子64、外部電源入力用端子（DC-IN）66（図12参照）等を利用してプログラム書き込みメモリ5Aのプログラム書き換えを行っても良い。この場合、接続されるプラグ等の接続部は、上記各端子に対応する形状を呈して構成されるのはいうまでもない。なお、図中、符号1、62、63は、それぞれ内蔵マイクロホン、赤外線発光窓、録音時点灯部を示す。

【0053】図14は、本第1の実施形態の音声情報処理装置の一変形例を示す要部拡大斜視図である。

【0054】図14に示すように、当該音声情報処理装置に形成された電池室内72にDSP処理プログラム書き込み専用端子71を設け、該端子71に上記同様のプログラム書き換え装置を接続し、同様のDSPプログラムデータを送受信して所定の処理を行っても良い。

【0055】次に、上記プログラム書き込みメモリ5AへのDSPプログラムの書き込み動作について、図3のフローチャートを参照して詳細に説明する。

【0056】まず、上記制御回路6は、上記イヤホンジ

ヤック28に外部プログラム書き換え装置の出力プラグ29等のプラグが挿入接続されるとプログラム書き込みメモリ5A（フラッシュメモリ）の書き込み処理（ステップS1）を行う。次に上記識別手段からの情報に基づいて制御回路6で、接続端子にプログラム書き換え装置が接続されたか否かの判定を行い（ステップS2）、該プログラム書き換え装置が接続されていない場合には、この処理ルーチンを抜ける。（ステップS8）。

【0057】上記ステップS2において、プログラム書き換え装置が接続されている場合には、デジタル信号処理部5内部のプログラム書き込みメモリ5A（フラッシュメモリ）内のプログラムの消去を行う（ステップS3）。次に、制御回路6は、上記プログラム書き込みメモリ5Aにプログラム書き込みコマンドを送り（ステップS4）、プログラム書き換え装置からのデータ受信を行い（ステップS5）、データ受信が終了したか否かの判定を行い（ステップS6）、データ受信が終了していなければ、プログラム書き込みメモリ5Aにプログラムデータの書き込み処理を行い（ステップS7）、ステップS4に戻る。また、データ受信が終了しているならば、この処理ルーチンを抜ける（ステップS8）。

【0058】このような本第1の実施形態によると、用途別に異なる仕様の製品を製造する場合において、製品の仕様を最終段階で決定できるので、製品の製造が、より効率的になるという効果を奏する。

【0059】次に、本発明の第2の実施形態について説明する。

【0060】図4は、本第2の実施形態の音声情報処理装置におけるプログラム書き込みメモリ5A用のプログラム書き換え信号受信部およびその周辺部を示した要部ブロック図である。なお、上記第1の実施形態と同様の構成要素については同一の符号を付与し、ここでの詳しい説明は省略する。

【0061】この第2の実施形態の音声情報処理装置は、その構成は上記第1の実施形態とほぼ同一であるが、プログラム書き換え装置として、一般のパーソナルコンピュータ（パソコン）を採用していることを特徴とする。また、当該音声情報処理装置と上記パーソナルコンピュータとの間は、一般的なシリアルインターフェースであるRS-232Cを用いて接続するようになっている。また、図中、記録媒体10は、図示しない主制御回路8を介して制御回路6に接続されている。

【0062】本実施形態においては、デジタル信号処理部5は制御回路6の制御により、音声データを記録する記録媒体10にパーソナルコンピュータ30から2芯ケーブル31を介して送られてくるDSPプログラムの書き込みおよび書き込み終えたDSPプログラムを読み出してデジタル信号処理部5内のプログラム書き込みメモリ5Aに書き込みを行うようになっている。

【0063】なお、本実施形態においては、図7に示す

ように、上記2芯ケーブル31の一端側には当該音声情報処理装置に接続する出力プラグとしてのモノラルジャック29が配設されており、一方、該2芯ケーブル31の他端側、すなわちパーソナルコンピュータ30との接続側には、D-SUB9ピンのメス型コネクタが配設されていて、パーソナルコンピュータ30に配設されたD-SUB9ピンのオス型コネクタに接続されるようになっている。

【0064】また、上述したようにデータ転送のインターフェースはRS-232Cのシリアルインターフェースを用い、パーソナルコンピュータ30側のRS-232Cインターフェースコネクタと2芯ケーブルとの接続は、図7に示すようにTXDとGNDの2本の信号線としている。

【0065】次に、本第2の実施形態における、上記プログラム書き込みメモリ5AへのDSPプログラムの書き込み動作について、図5のフローチャートを参照して詳細に説明する。

【0066】まず、制御回路6は、当該音声情報処理装置とパーソナルコンピュータ30とが、2芯ケーブル31によって接続されるまで待機する(ステップS20)。すなわち、上記イヤホンジャック28に出力プラグ29が接続されるのを待つ。そして、当該音声情報処理装置とパーソナルコンピュータ30とが、2芯ケーブル31によって接続されると、当該音声情報処理装置上に設けた操作ボタンのうち所定の2つ以上の操作ボタンを同時に規定時間長だけ押し続ける(ステップ21)。本実施形態では、上記所定の操作ボタンはRECボタンとPLAYボタンとし、規定時間長は2秒とした。

【0067】この操作により制御回路6はDSPプログラム書き換えモードに移り、音声データの記録媒体10に64kbyte以上の未録音領域があるか否かの判定を行う(ステップS22)。ここで、空き領域がない場合は、64kbyte以上の空き領域ができるように何秒間の録音データを削除したらよいかを制御回路6が計算し、表示器15に表示を行い(ステップ23)、DSPプログラム書き換えモードから抜け出る(ステップS24)。

【0068】また、上記ステップS22において、64kbyte以上の空き領域があれば、制御回路6は、DSPプログラムの転送可能状態と判断し、パーソナルコンピュータ30よりDSPプログラムを転送するように表示器15に表示する。利用者はパーソナルコンピュータ30(パソコン)より転送開始操作を行い、音声データの記録媒体10に転送を行う(ステップS25)。そして、転送が終了すると制御回路6は、音声データの記録媒体10に転送されたDSPプログラムを読み出し、デジタル信号処理部5(DSP)内部のプログラム書き込みメモリ5A(フラッシュメモリ)にDSPプログラムの書き換えを行い(ステップS26)、DSPプログ

ラム書き換えモードから抜け出る。

【0069】次に、図6に示すフローチャートを参照して、上記ステップS25におけるパーソナルコンピュータ30から音声データ記録媒体10へDSPプログラムを転送する処理ルーチンの詳細を説明する。

【0070】まず、パーソナルコンピュータ30側より書き換え用のDSPプログラムサイズが何バイトかを2バイトで表し、2バイトデータを制御回路6を介して記録媒体10に転送する(ステップS30)。制御回路6は、この2バイトデータをカウンタCTRにセットする(ステップS31)。次に、パーソナルコンピュータ30から書き換え用のDSPプログラムを1バイト転送し(ステップS32)、制御回路6がデータを受け取るとカウンタCTRを1だけ減算する(ステップS33)。

【0071】この後、制御回路6は受け取った1バイトデータを音声データの記録媒体10に書き込む(ステップS34)。そして制御回路6は、カウンタCTRの値が“0”であるか否かを判定し(ステップS35)、“0”でなければ転送データがあると認識し、ステップS32へ戻って処理を続ける。もし“0”であれば転送が終了したと認識し、処理を抜け出る(ステップS36)。

【0072】なお、図8に実際のシリアルデータ転送を行っている波形を示す。

【0073】次に、図9に示すフローチャートを参照して、上記ステップS26における記録媒体10に転送されたDSPプログラムをデジタル信号処理部(DSP)5内部のプログラム書き込みメモリ5A(フラッシュメモリ)に書き換える処理ルーチンの詳細を説明する。

【0074】制御回路6は、デジタル信号処理部(DSP)5内部のプログラム書き込みメモリ5A(フラッシュメモリ)の消去コマンドを送信し(ステップS40)、デジタル信号処理部5のプログラムを消去する。その後、制御回路6は、デジタル信号処理部5よりフラッシュメモリ消去終了のフラグが戻るまで待機する(ステップS41)。消去フラグが戻ると制御回路6は音声データ記録媒体10よりパーソナルコンピュータ30より転送したDSP書き換えプログラムを先頭から1バイト読み出し、プログラム書き込みメモリ5Aに書き込みを行う(ステップS42)。

【0075】そして、プログラムの書き換えが終了すればこの処理から抜け出し(ステップS44)、未終了であるなら書き換えが終了するまでステップ42の処理ループを繰り返す。

【0076】上述した第2の実施形態によると、すでに販売して利用者の手に渡った製品(音声情報処理装置)に対しても、当該音声情報処理装置に利用者が所有するパーソナルコンピュータを接続することで、デジタル信号処理部(DSP)のプログラムを該パーソナルコンピュータを利用して書き換えることが可能となる。なお、利

使用者がこのようなパーソナルコンピュータを所有していない場合にも、販売店での書き換えが可能となり、プログラムのバージョンアップによって製品を買い換える無駄な出費がなくなるという効果を奏する。

【0077】次に、本発明の第3の実施形態について説明する。

【0078】図10は、本第3実施形態の音声情報処理装置における、デジタル信号処理部、接続端子および該接続端子に接続されるメモリカードを示した要部ブロック図である。なお、上記第1の実施形態と同一の構成要素には同一の符号を付与し、ここでの詳しい説明は省略する。

【0079】この第3の実施形態の音声情報処理装置は、その主要構成は上記第1、第2の実施形態とほぼ同一であるが、上記第1、第2の実施形態における記録媒体10を当該音声情報処理装置に着脱自在なメモリカード41とし、さらに、プログラム書き換え信号受信部としての接続端子40が、該メモリカード41を接続する端子であることを特徴とする。以下、該メモリカード41の接続について説明する。

【0080】上述したように、本実施形態の音声情報処理装置は、音声データを記録する記録媒体を着脱可能なメモリカード41で構成している。このメモリカード41は、フラッシュメモリ42等の半導体メモリで構成され、予めDSP処理プログラムが複数メモリカード内のメモリ42に記録されている(Prog1, Prog2, ...)。そして、当該音声情報処理装置に設けられた図示しないスイッチを切換えることによって、メモリ42内のDSP処理プログラムを選択できるようになっており、その選択されたDSP処理プログラムが接続端子40を介して制御回路6に入力するようになっている。

【0081】上記制御回路6は、デジタル信号処理部5を制御して該デジタル信号処理部5に内蔵されたプログラム書き込みメモリ5A(フラッシュメモリ)に上記DSP処理プログラムを書き込むようになっている。

【0082】上述した第3の実施形態によると、メモリカード内に組み込んだプログラムにより音声情報処理装置の用途を決定することができるという効果に加えて、プログラム書き込み装置および2芯ケーブルによるデータ転送を行うことなく、プログラムの書き換えが行えるという効果を奏する。

【0083】[付記]以上詳述した如き本発明の実施形態によれば、以下の如き構成を得ることができる。即ち、

(1) 電気的に書き換え可能なプログラム書き込みメモリを内蔵するデジタルシグナルプロセッサを用いた音声情報処理装置において、上記プログラムの書き換えを当該装置の外部から行うことを特徴とする音声情報処理装置。

【0084】(2) 上記プログラムを、当該装置に形成した電池室内に設けた接続端子から入力する信号によ

り書き換え可能となること特徴とする上記(1)に記載の音声情報処理装置。

【0085】(3) 上記プログラムを、当該装置の設けた外部出力端子を利用して書き換え可能とすることを特徴とする上記(1)に記載の音声情報処理装置。

【0086】(4) 上記外部出力端子は、イヤホン用出力端子である上記(3)に記載の音声情報処理装置。

【0087】(5) 上記外部出力端子は、外部スピーカ用出力端子である上記(3)に記載の音声情報処理装置。

【0088】(6) 上記プログラムを、当該装置に設けた入力端子を利用して書き換え可能とすることを特徴とする上記(1)に記載の音声情報処理装置。

【0089】(7) 上記入力端子は、マイクロホン用入力端子である上記(6)に記載の音声情報処理装置。

【0090】(8) 上記プログラムを、当該装置に設けた外部電源入力用端子を利用して書き換え可能とすることを特徴とする上記(1)に記載の音声情報処理装置。

【0091】(9) 上記プログラムを、当該装置に設けた、脱着自在なメモリカードの接続端子からデジタルシグナルプロセッサに内蔵されたメモリ内に書き換え可能とすることを特徴とする上記(1)に記載の音声情報処理装置。

【0092】(10) 上記プログラムを、着脱自在なメモリカード内に記録しておき、該メモリカードからデジタルシグナルプロセッサに内蔵されたメモリ内に書き換え可能とすることを特徴とする音声情報処理装置。

【0093】

【発明の効果】以上説明したように請求項1に記載した発明によれば、利用者の利便性がよく、製造効率に優れ、低コストな音声情報処理装置を提供できる。

【0094】また、請求項2に記載した発明によれば、より、製造効率に優れた音声情報処理装置を提供できる。

【0095】さらに、請求項3に記載した発明によれば、より利便性に優れた音声情報処理装置を提供できる。

【図面の簡単な説明】

【図1】本発明の第1の実施形態である音声情報処理装置の構成を示すブロック回路である。

【図2】上記第1の実施形態の音声情報処理装置における、プログラム書き込みメモリ用のプログラム書き換え信号受信部およびその周辺部を示した要部ブロック図である。

【図3】上記第1の実施形態の音声情報処理装置において、プログラム書き込みメモリへのDSPプログラムの書き込み動作を示したフローチャートである。

【図4】本発明の第2の実施形態の音声情報処理装置における、プログラム書き込みメモリ用のプログラム書き

13

換え信号受信部およびその周辺部を示した要部ブロック図である。

【図 5】 上記第 2 の実施形態の音声情報処理装置において、プログラム書き込みメモリへの DSP プログラムの書き込み動作を示したフローチャートである。

【図 6】 上記第 2 の実施形態の音声情報処理装置において、パーソナルコンピュータから音声データ記録媒体へ DSP プログラムを転送する処理ルーチンの詳細を示したフローチャートである。

【図 7】 上記第 2 の実施形態の音声情報処理装置において、当該音声情報処理装置とパーソナルコンピュータとを接続する 2 芯ケーブルおよびコネクタを示した説明図である。

【図 8】 上記第 2 の実施形態の音声情報処理装置における、シリアルデータ転送時の波形を示した説明図である。

【図 9】 上記第 2 の実施形態の音声情報処理装置において、記録媒体に転送された DSP プログラムをデジタル信号処理部内部のプログラム書き込みメモリに書き換える処理ルーチンの詳細を示したフローチャートである。

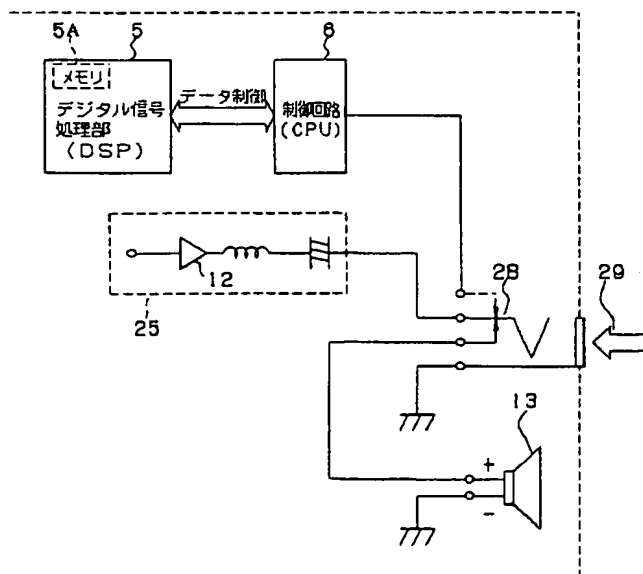
【図 10】 本発明の第 3 の実施形態の音声情報処理装置における、デジタル信号処理部、接続端子および該接続端子に接続されるメモリカードを示した要部ブロック図である。

【図 11】 上記第 1 の実施形態の音声情報処理装置の外観を示した斜視図である。

【図 12】 上記第 1 の実施形態の音声情報処理装置の外観を示した一側面図である。

【図 13】 上記第 1 の実施形態の音声情報処理装置の外観を示した他側面図である。

【図 2】



14

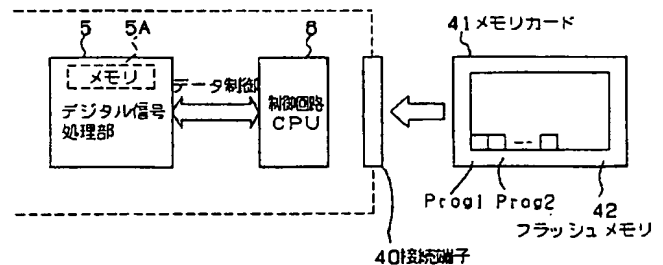
【図 14】 上記第 1 の実施形態の音声情報処理装置の変形例を示した要部拡大斜視図である。

【符号の説明】

- 1…マイクロホン
- 2…マイクアンプ
- 3…ローパスフィルタ
- 4…A/D変換器
- 5…デジタル信号処理部 (DSP)
- 5A…プログラム書き込みメモリ
- 6…制御回路
- 7…データ I/Oバッファ
- 8…主制御回路
- 9…アドレス制御回路
- 10…記録媒体
- 11…D/A変換器
- 12…パワーアンプ
- 13…スピーカ
- 14…駆動回路
- 15…表示器
- 16…主電源スイッチ (SW1)
- 17…DSP電源スイッチ (SW2)
- 18…クロック切換スイッチ (SW3)
- 19…操作入力部
- 20…電池 (BAT)
- 21…電源制御回路
- 28…イヤホンジャック
- 29…出力プラグ
- 30…パーソナルコンピュータ
- 41…メモリカード

30

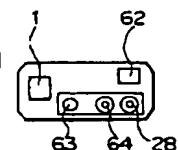
【図 10】



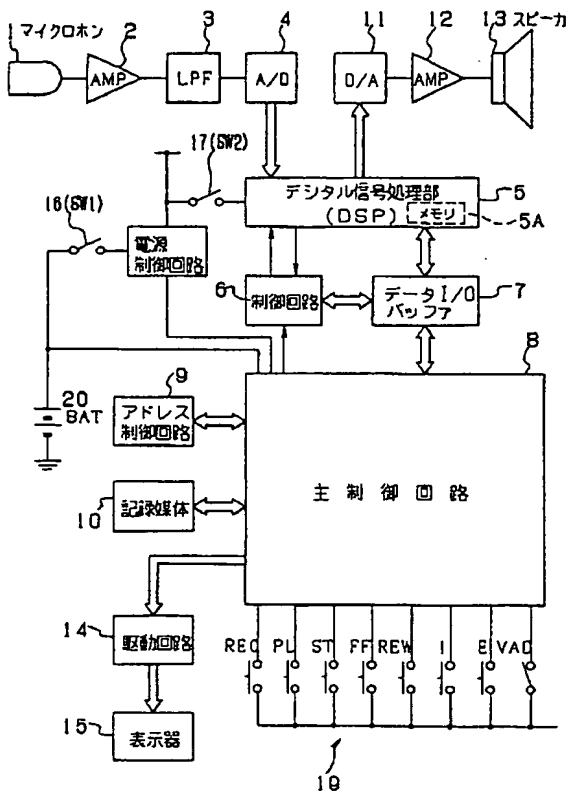
【図 12】



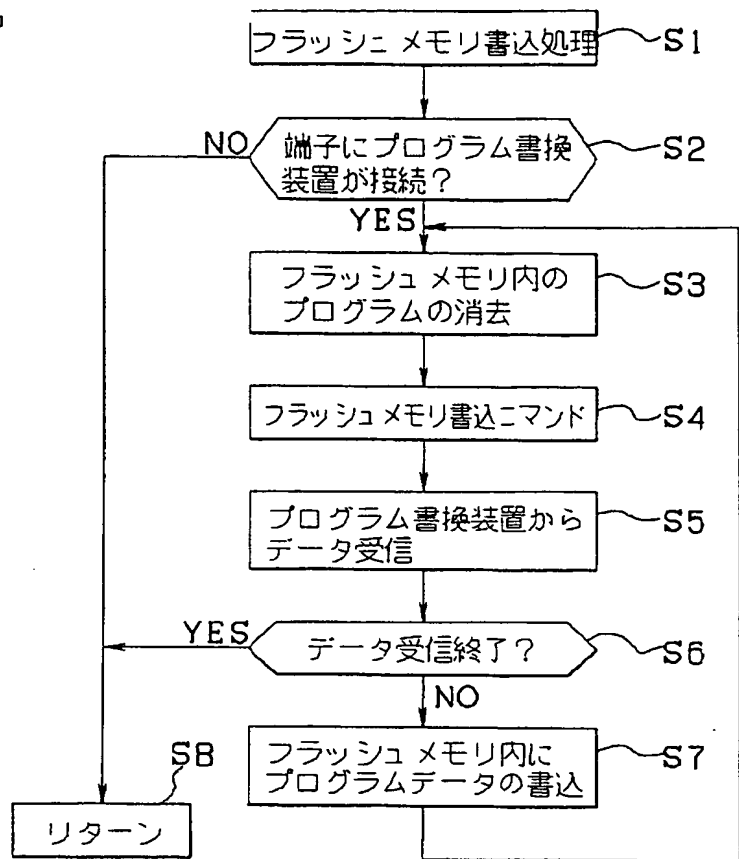
【図 13】



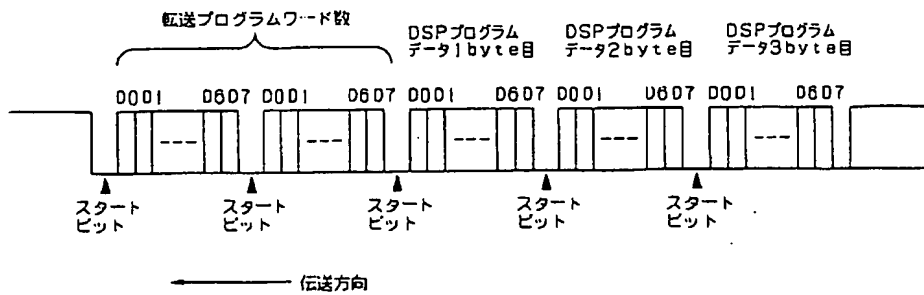
【図1】



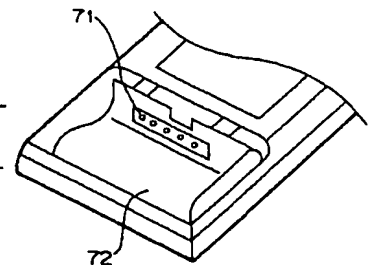
【図3】



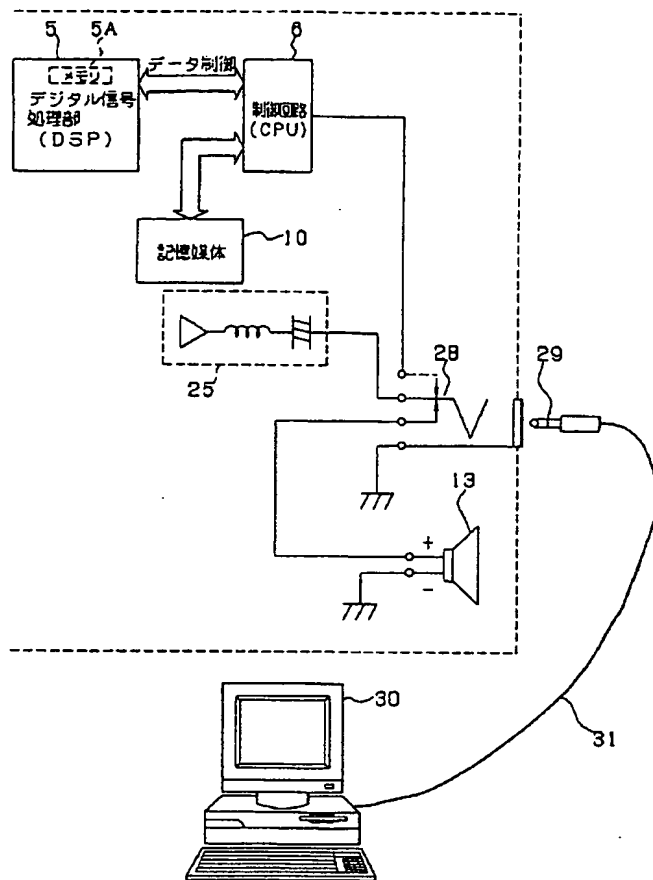
【図8】



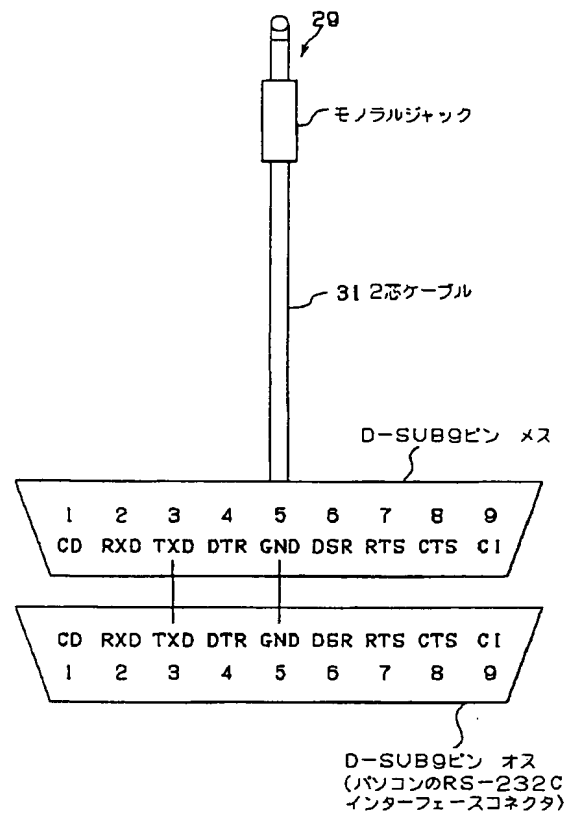
【図14】



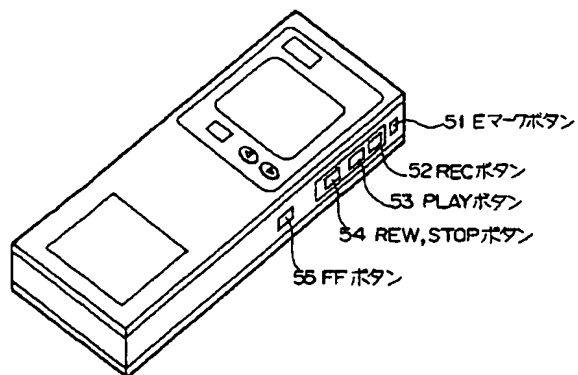
【図 4】



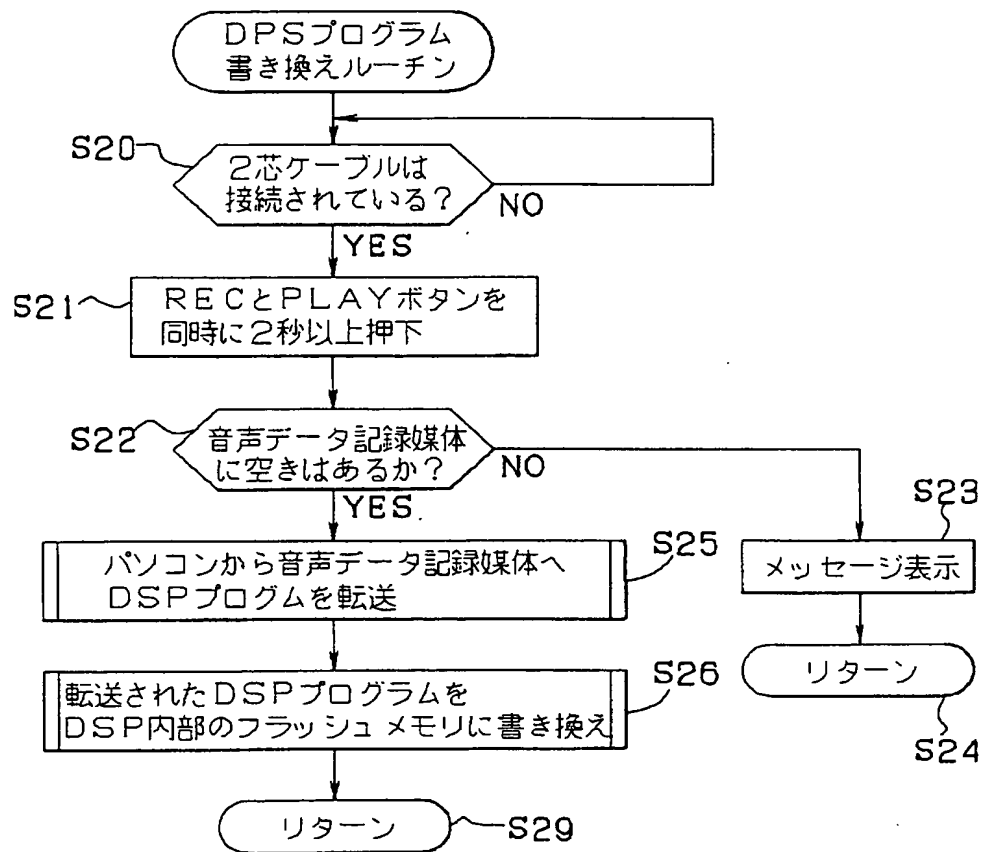
【図 7】



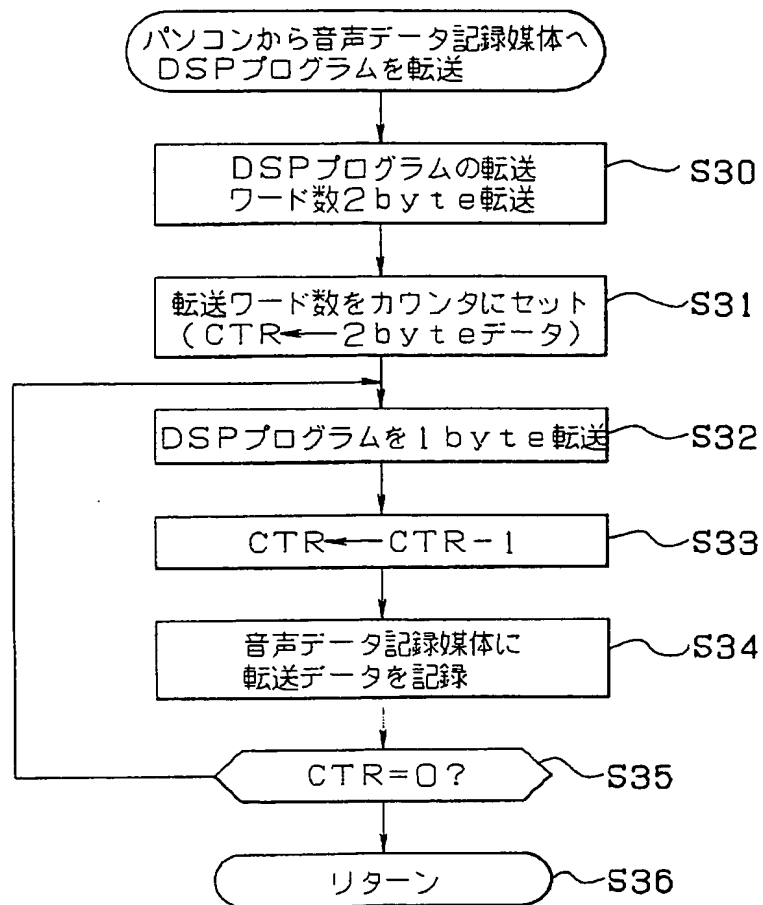
【図 11】



【図5】



【図6】



【図9】

